

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3067023号  
(P3067023)

(45)発行日 平成12年7月17日(2000.7.17)

(24)登録日 平成12年5月19日(2000.5.19)

(51)Int.Cl. <sup>7</sup>	識別記号	F I
G 0 6 F 13/00	3 5 1	G 0 6 F 13/00 3 5 1 E
9/44	5 5 4	9/44 5 5 4 A

請求項の数7(全 8 頁)

(21)出願番号	特願昭63-244968	(73)特許権者	999999999 オムロン株式会社 京都府京都市右京区花園土堂町10番地
(22)出願日	昭和63年9月29日(1988.9.29)	(72)発明者	久野 敦司 京都府京都市右京区花園土堂町10番地 立石電機株式会社内
(65)公開番号	特開平2-91733	(74)代理人	999999999 弁理士 小森 久夫
(43)公開日	平成2年3月30日(1990.3.30)		
審査請求日	平成4年9月29日(1992.9.29)		
審判番号	平9-157		
審判請求日	平成8年12月27日(1996.12.27)		
		合議体	
		審判長	橋本 正弘
		審判官	大橋 隆夫
		審判官	内藤 照雄
		(56)参考文献	特開 昭60-138643 (J P, A) 東芝レビュー, V o l . 43, N o . 4 (1988年4月), 仲田, 外2名著” ファ ジイ制御セル”, P. 304-307

(54)【発明の名称】 ファジィデータ送信方法、ファジィデータ送信装置、ファジィデータ受信方法、ファジィデータ受信装置およびファジィデータ通信装置

1

(57)【特許請求の範囲】

【請求項1】メンバーシップ関数を、該メンバーシップ関数の形状を表現する複数個の数値の組と該メンバーシップ関数の横軸を構成する変数の識別子で表し、ラベルと対応させてメンバーシップ関数メモリに記憶し、これをメンバーシップ関数毎にラベルとともに送信するとともに、ファジィルールを、前記ラベルを用いて表してファジィルールメモリに記憶し、これをファジィルール毎に送信することを特徴とするファジィデータ送信方法。

【請求項2】メンバーシップ関数を記憶するメンバーシップ関数メモリと、ファジィルールを記憶するファジィルールメモリと、前記メンバーシップ関数メモリに記憶されたメンバーシップ関数の形状を表現する複数個の数値の組と該メンバーシップ関数の横軸を構成する変数の識別子をラベルと対応させてメンバーシップ関数毎に送

2

信するメンバーシップ関数送信手段と、前記ファジィルールメモリに記憶されたファジィルールを前記ラベルを用いて表現して送信するファジィルール送信手段とを具備することを特徴とするファジィデータ送信装置。

【請求項3】請求項2において、前記メンバーシップ関数送信手段により送信するデータと前記ファジィルール送信手段で送信するデータを一つの送信データに編集して送信する手段を具備するファジィデータ送信装置。

【請求項4】請求項1のファジィデータ送信方法で送信されてくるファジィデータを受信する受信手段と、受信したファジィデータからメンバーシップ関数を取り出して前記ラベル毎に記憶するメンバーシップ関数受信メモリと、受信したファジィデータからファジィルールを取り出して記憶するファジィルール受信メモリと、該ファジィルール受信メモリに記憶されたファジィルールと前

10

記メンバーシップ関数受信メモリに記憶されたラベル毎のメンバーシップ関数とから、ファジイ推論用の知識データを再構成する手段と、を具備するファジイデータ受信装置。

【請求項 5】通信回線に接続される複数のファジイコンピュータの各々に設けられ、他のファジイコンピュータに対してメンバーシップ関数およびファジイルールを送信する手段と、他のファジイコンピュータからメンバーシップ関数およびファジイルールを受信する手段と、メンバーシップ関数およびファジイルールを記憶する手段とを具備し、該メンバーシップ関数とファジイルールを各ファジイコンピュータで共有可能にしたことを特徴とする、ファジイデータ通信装置。

【請求項 6】複数のファジイコンピュータ間でファジイデータを通信するファジイデータ送信方法であって、ファジイコンピュータは、通信するファジイデータをメンバーシップ関数とファジイルールのデータとに分けて、各メンバーシップ関数とその関数を表すラベルと該関数の形状を表現する複数個の数値の組および該関数の横軸を構成する変数の識別子とで表し、各ファジイルールを前記ラベルを用いて表し、各々通信用のメモリに記憶し、その記憶したデータを他のファジイコンピュータに送信することを特徴とするファジイデータ送信方法。

【請求項 7】請求項 6 のファジイデータ送信方法で送信されてきたファジイデータを受信するファジイデータ受信方法であって、前記ファジイコンピュータは、他のファジイコンピュータから受信したファジイデータをラベル毎のメンバーシップ関数とファジイルールのデータとに分けて各々メモリに記憶し、該ファジイルールのデータとラベル毎のメンバーシップ関数のデータとから、ファジイ推論用の知識データを再構成することを特徴とするファジイデータ受信方法。

【発明の詳細な説明】

( a ) 産業上の利用分野

この発明はファジイコンピュータやファジイコントローラの推論概念であるファジイルールやメンバーシップ関数等のファジイデータを送信または / および受信するファジイデータ送信方法、ファジイデータ送信装置、ファジイデータ受信方法、ファジイデータ受信装置およびファジイデータ通信装置に関する。

( b ) 従来技術

動作制御、プロセス制御に適用されるファジイコントローラやファジイ推論を行うファジイコンピュータが提案され、一部実用化されている。このファジイコントローラやファジイコンピュータに内蔵されたファジイ推論部はそれぞれの制御対象や推論目的に合わせて独自にファジイデータ（ファジイルールやメンバーシップ関数）を内蔵している。

( c ) 発明が解決しようとする課題

しかし、従来のファジイ推論部は変数入力や推論結果

の出力は行うもののファジイデータそのものを通信する機能を持たなかったため、同一対象を制御するファジイコントローラが複数ある場合でも、これらの装置間でファジイデータをやりとりしてそれを共有することができない欠点があった。また、通信によってファジイデータを入力することができないためオンラインでシステムの変更をすることができない欠点があった。

この発明は、ファジイ概念を表すファジイデータを送信または / および受信できるようにして上記課題を解決したファジイデータ送信方法、ファジイデータ送信装置、ファジイデータ受信方法、ファジイデータ受信装置およびファジイデータ通信装置を提供することを目的とする。

( d ) 課題を解決するための手段

この出願に係る第 1 の発明は、メンバーシップ関数を、該メンバーシップ関数の形状を表現する複数個の数値の組と該メンバーシップ関数の横軸を構成する変数の識別子で表し、ラベルと対応させてメンバーシップ関数メモリに記憶し、これをメンバーシップ関数毎にラベルとともに送信するとともに、ファジイルールを、前記ラベルを用いて表してファジイルールメモリに記憶し、これをファジイルール毎に送信することを特徴とする。

この出願に係る第 2 の発明は、メンバーシップ関数を記憶するメンバーシップ関数メモリと、ファジイルールを記憶するファジイルールメモリと、前記メンバーシップ関数メモリに記憶されたメンバーシップ関数の形状を表現する複数個の数値の組と該メンバーシップ関数の横軸を構成する変数の識別子をラベルと対応させてメンバーシップ関数毎に送信するメンバーシップ関数送信手段と、前記ファジイルールメモリに記憶されたファジイルールを前記ラベルを用いて表現して送信するファジイルール送信手段とを具備することを特徴とする。

この出願に係る第 3 の発明は、前記メンバーシップ関数送信手段により送信するデータと前記ファジイルール送信手段で送信するデータを一つの送信データに編集して送信する手段を具備することを特徴とする。

この出願に係る第 4 の発明は、請求項 1 のファジイデータ送信方法で送信されてくるファジイデータを受信する受信手段と、受信したファジイデータからメンバーシップ関数を取り出して前記ラベル毎に記憶するメンバーシップ関数受信メモリと、受信したファジイデータからファジイルールを取り出して記憶するファジイルール受信メモリと、該ファジイルール受信メモリに記憶されたファジイルールと前記メンバーシップ関数受信メモリに記憶されたラベル毎のメンバーシップ関数とから、ファジイ推論用の知識データを再構成する手段と、を具備することを特徴とする。

この出願に係る第 5 の発明は、通信回線に接続される複数のファジイコンピュータの各々に設けられ、他のファジイコンピュータに対してメンバーシップ関数および

ファジイルールを送信する手段と、他のファジイコンピュータからメンバーシップ関数およびファジイルールを受信する手段と、メンバーシップ関数およびファジイルールを記憶する手段とを具備し、該メンバーシップ関数とファジイルールを各ファジイコンピュータで共有可能にしたことを特徴とする。

この出願に係る第 6 の発明は、複数のファジイコンピュータ間でファジイデータを通信するファジイデータ送信方法であって、ファジイコンピュータは、通信するファジイデータをメンバーシップ関数とファジイルールのデータとに分けて、各メンバーシップ関数をその関数を表すラベルと該関数の形状を表現する複数個の数値の組および該関数の横軸を構成する変数の識別子とで表し、各ファジイルールを前記ラベルを用いて表し、各々通信用のメモリに記憶し、その記憶したデータを他のファジイコンピュータに送信することを特徴とする。

さらに、この出願に係る第 7 の発明は、請求項 6 のファジイデータ送信方法で送信されてきたファジイデータを受信するファジイデータ受信方法であって、前記ファジイコンピュータは、他のファジイコンピュータから受信したファジイデータをラベル毎のメンバーシップ関数とファジイルールのデータとに分けて各々メモリに記憶し、該ファジイルールのデータとラベル毎のメンバーシップ関数のデータとから、ファジイ推論用の知識データを再構成することを特徴とする。

#### ( e ) 作用

この出願の第 1 の発明では、入力変数に対する出力値の関係を表すメンバーシップ関数のそれぞれに別個のラベルを付してメモリに記憶し、また、演算手順を表すファジイルールをラベルを用いてメモリに記憶してから、それらの記憶データがメンバーシップ関数毎に、およびファジイルール毎に送信されるが、この場合、メンバーシップ関数は、その形状を表現する複数個の数値の組みと該メンバーシップ関数の横軸を構成する変数の識別子で表して送信される。それぞれの、メンバーシップ関数のラベルはコード化されたものでもよく、言語値そのものを用いてもよい。ところで、ファジイルールは『if A B C then D』の形で表現される命題であり、これらの各項の一つ一つがメンバーシップ関数（この場合メンバーシップ関数は特定の変数に対応したものである。）で構成される。したがって、メンバーシップ関数を示すラベルを上記ファジイルールの順序に並べることによりファジイルールを表現することができるとともに、メンバーシップ関数をファジイルールとは別にラベルとともに送っておくことにより、すでに送られているメンバーシップ関数を複数のファジイルールで共通に利用することが可能になる。

このようにしてファジイデータを送受信することにより一つのファジイ推論装置で使用されているファジイデータを容易に他の装置で使用することができる。

また、この出願の第 2、第 3 の発明では、上記の送信方法を実現するための手段を有する送信装置を実現し、第 4 の発明では上記の送信方法で送信されてきたファジイデータを受信して共有することができる手段を有する受信装置を実現した。これにより、ファジイ推論装置にこの送信装置または / および受信装置を接続することでファジイデータの送信や受信が可能になり、ファジイデータを共有することができる。なお、ファジイルールのデータを受信したとき、そのファジイルールのデータはラベルでメンバーシップ関数を表しているため、これを実際に使用するファジイデータであるファジイ推論用の知識データに再構成する。

また、この出願の第 5 ~ 第 7 の発明では、複数のファジイコンピュータ間でメンバーシップ関数とファジイルールのデータが共有可能となる。すなわち、1 つのファジイコンピュータで記憶されているメンバーシップ関数とファジイルールは、一旦通信用のメモリに記憶されてから他のファジイコンピュータに送信され、該ファジイコンピュータでは、受信したデータからファジイルールを再構成してファジイ演算部に供する。この送受信機能が各ファジイコンピュータに設けられることにより、1 つのファジイデータがすべてのファジイコンピュータで利用出来るようになる。

#### ( f ) 実施例

第 1 図はこの発明の実施例であるファジイデータ送受信システムの構成を示す図である。複数台（2 台）のファジイコンピュータ 2 がそれぞれファジイシステムデータ送受信機 1 および回線を介して接続されている。ファジイコンピュータ 1 はプログラムによってファジイ推論を実行するデジタル（ノイマン型）コンピュータでもよく、また、アナログ回路でシーケンシャルにファジイ推論を実行するファジイコンピュータでもよい。デジタルコンピュータの場合にはファジイシステムデータ送受信機 1 とのインターフェイスはシリアルなものでも 8 または 16 ビットのパラレルのものでもよい。一方シーケンシャルファジイコンピュータの場合には、ファジイシステムデータ送受信機 1 とのインターフェイスはシリアルに時系列に送受するものでもよく、変数の変域や推論値の値域を複数の導線で表し、1 本の導線に一定区間を割り当ててそのメンバーシップ値を電気量（導線を通る電流値や電位）で表す方式の装置（特願昭 61 - 268565 号等）この複数の端子を有するパラレルインターフェイスを構成することもできる。

第 2 図は前記ファジイシステムデータ送受信機 1 の構成を示すブロック図である。ファジイコンピュータ 1 とデータの遣り取りを行うインターフェイス 10 にはコントローラ 11 が接続されている。このコントローラ 11 はマイクロコンピュータを内蔵したものであり、デジタルでデータの処理を行う。ファジイコンピュータ 1 がデジタルコンピュータの場合にはデータ通信によってコンピ

ユータのメモリに記憶されているメンバーシップ関数やファジールールを受け取る動作を行い、シーケンシャルファジィコンピュータの場合には全てのメンバーシップ関数に全域の変数を入力させて出てきた値でそのメンバーシップ関数を把握する動作を行う。このコントローラ11にはメンバーシップ関数メモリ12、推論演算タイプメモリ13、ファジールールメモリ14が接続されており、ファジィコンピュータから受け取ったそれぞれのデータを記憶するとともに、後述の電文処理部15から入力される同様のデータを記憶する。電文処理部15は前記メモリ12～

\* 14に記憶されているデータに基づいて電文を作成するとともに、通信制御部16が受信した電文から上記のデータを解読する機能を有する。通信処理部16は通信機能、回線とのインターフェイス機能を有し、電文を送信するときには送信先へ回線を接続し、呼び出しを受けたときにはその呼び出しに対して応答する。

ここで、ファジィ推論タイプとは、論理和、論理積等をどのような演算で行うかを示すものであり、本実施例では下表のように分類している。

表

タイプ	1	2	3
論理和	$z = \max(x, y)$	$z = x + y - xy$	$z = \min(1, x + y)$
論理積	$z = \min(x, y)$	$z = xy$	$z = \max(0, x + y - 1)$
否定	$z = 1 - x$	$z = 1 - x$	$z = 1 - x$

第3図～第6図を参照して同ファジィシステムデータ送受信機1の動作を説明する。第3図(A)～(C)は送受信される電文の構成を示す図であり、第4図はメンバーシップ関数を表現するパラメータを説明するための図である。第5図、第6図は電文送信時および電文受信時における電文処理部の動作を示すフローチャートである。

ファジィデータを送信するときには予めコントローラ11がファジィコンピュータ2からファジィデータを読み出してメモリ12～14に記憶しておく。ファジィデータ(電文)の送信時には第5図に示すように、まずn1で推論タイプを読み出し、電文に編集する(n2)。次にメンバーシップ関数メモリからメンバーシップ関数一つ読み出しこれにラベル(L<sub>n</sub>)を付して電文に編集する。このときメンバーシップ関数は第4図に示すようなパラメータで表現される。a<sub>n</sub>は変数名であり、S<sub>n</sub>は関数の開始点、E<sub>n</sub>は関数の終了点であり、μ<sub>n</sub>(a)は変域内におけるプロットングデータである。μ<sub>n</sub>(a)は複数個記憶される。また、このように定義された関数から外れた変数値で値をとるところがあればそれをq<sub>n</sub>とする(n4, n5: 第3図(B))。このような手順でメンバーシップ関数を電文に編集してゆき、全メンバーシップ関数の編集が完了するまでn3～n5の動作を繰り返す。全メンバーシップ関数の電文への編集が完了すると(n6)、次にファジールールを読み出す(n7)。ファジールールは『if A B C then D』の命題で表現され、A～Dはすべて変数が特定されたメンバーシップ関数で表されている。このため、A～Dを〔メンバーシップ関数のラベル〕という値をとるパラメータをとることによってファジールールを表現することができる。ファジールールをこのように書き換えたのち(n8)電文に編集する(n9:

20 第3図(C))。全てのファジールールが終了するまでn7～n9の動作を繰り返し、全てのファジールールを電文に編集し終わればn10 n11に進み、宛先等を付して電文を完成したのち(第3図(A))宛先の局に対して送信する(n12)。

第6図はこのようにして編集・送信された電文の受信動作である。n21で電文を受信すると、n22以下の動作でこの電文の解読をする。まずn22で推論タイプを示すコードを読み取り、これをメモリに記憶する(n23)。つぎに、メンバーシップ関数一つづつ解読してゆき(n24)これを付されていたラベルと対応させてメモリに記憶する(n25)。メンバーシップ関数を全て読み出すまでこの動作を繰り返す。メンバーシップ関数の読み出しが終了すると(n26)、ファジールールを解読してゆき(n27)、これをパラメータから実際のファジールール、すなわち、メンバーシップ関数とファジールールからなるファジィ推論用の知識データに再構成する(n28)。これをメモリに記憶する(n29)。全てのファジールールについてこの作業が終了すれば(n30)動作を終える。

40 (g) 発明の効果

以上のようにこの発明によれば、入力された変数値に対する出力値を規定するメンバーシップ関数のそれぞれに別個のラベルを付して送信するとともに、演算手順を表すファジールールをこのラベルの組み合わせで表現して送受信するようにしたことにより、また、メンバーシップ関数はその形状を表現する複数個の数値の組と該メンバーシップ関数の横軸を構成する変数の識別子で表して送信するため、ファジィ推論装置で使用されているファジィデータを容易に電文に編集することができ、1台のファジィ推論装置から他のファジィ推論装置へファジィ

ィデータを容易に送信することができる。この場合、メンバーシップ関数とラベルの対応データを一度送信したのちは、ファジイデータはラベルを用いた表現で送受信および記憶が可能となり、処理の煩雑さを無くすとともに、処理時間の短縮や記憶容量の節約に寄与することができる。また、フロッピーディスク等の記憶手段に、上記の方法でメンバーシップ関数やファジイルールを記憶させておくことにより、ファジイデータの記憶が容易になり、また、ラベルを指定することで、他の記憶手段においても簡単に上記メンバーシップ関数を指定し、記憶することが出来る。さらに、複数のファジイコンピュータを接続して、各ファジイコンピュータから他のファジイコンピュータに対してメンバーシップ関数とファジイルールの各データを送信出来るようにしているために、同一の制御対象を有するファジイ推論装置間、ファジイコンピュータ間でファジイデータの共有が容易に可能となり、制御内容の統一・改善が極めて速やかに行われる\*

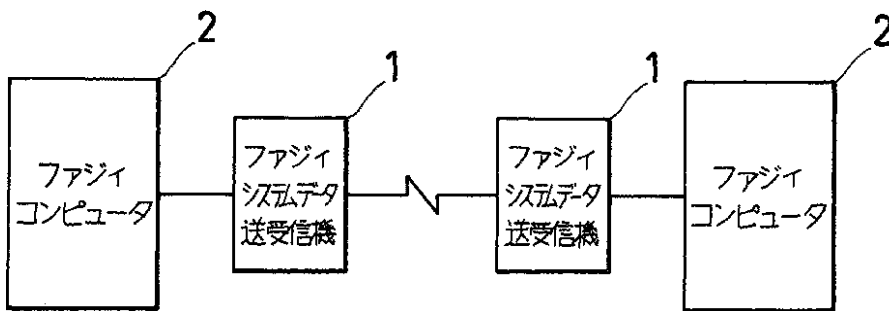
\* 利点がある。

【図面の簡単な説明】

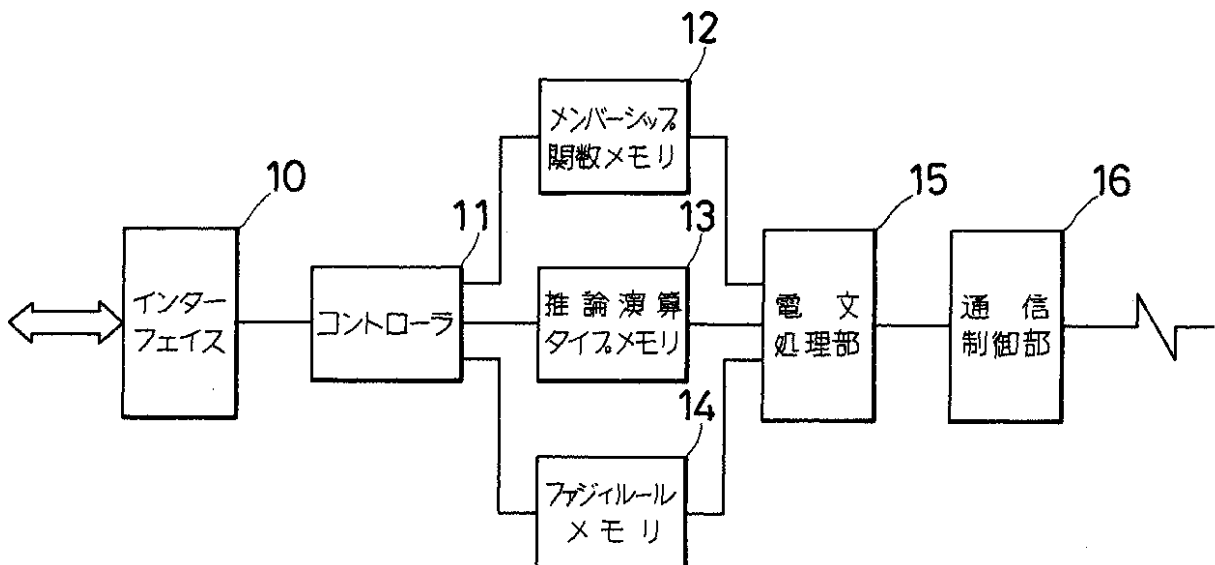
第1図はこの発明の実施例であるファジイシステムデータ送受信機が使用されるファジイシステムの構成を示す図、第2図は同ファジイシステムデータ送受信機のブロック図、第3図(A)~(C)は同ファジイシステムデータ送受信機が送受信する電文の構成を示す図、第4図はメンバーシップ関数を表現するパラメータを説明するための図、第5図、第6図は同ファジイシステム送受信機の電文処理部の電文送信時、電文受信時の動作を示すフローチャートである。

- 10.....インターフェイス、
- 12.....メンバーシップ関数メモリ、
- 13.....推論演算タイプメモリ、
- 14.....ファジイルールメモリ、
- 15.....電文処理部。

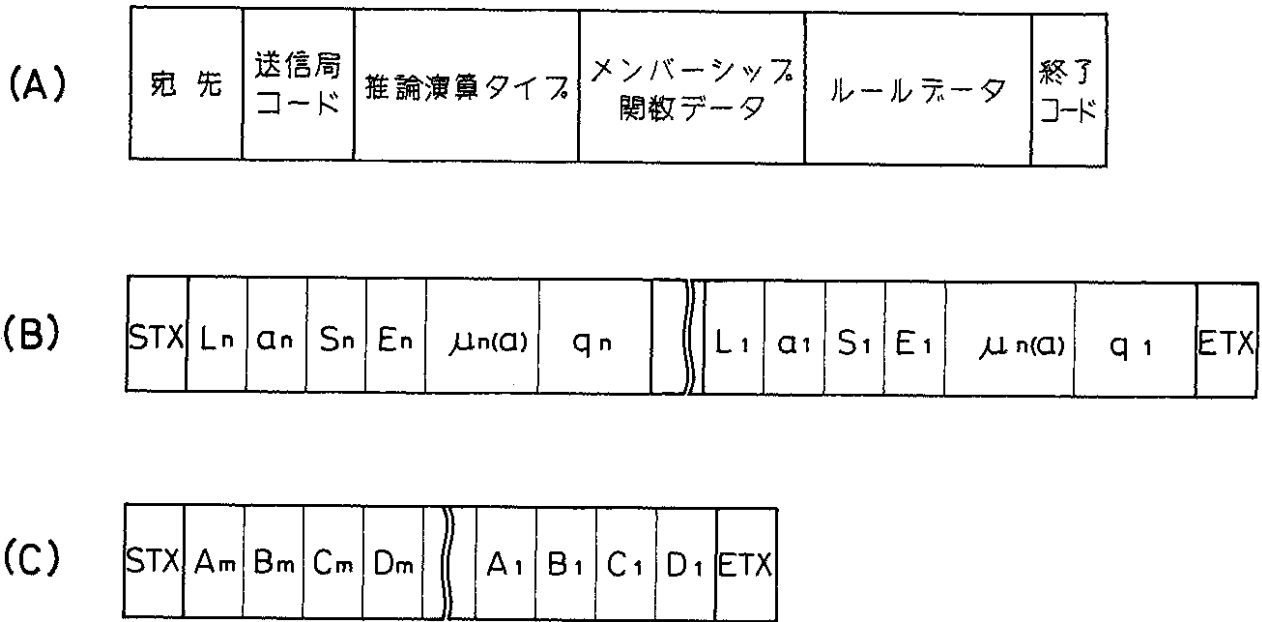
【第1図】



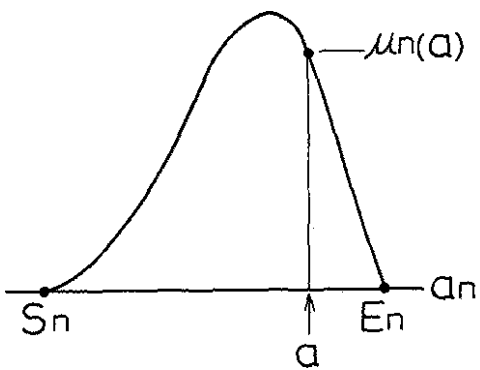
【第2図】



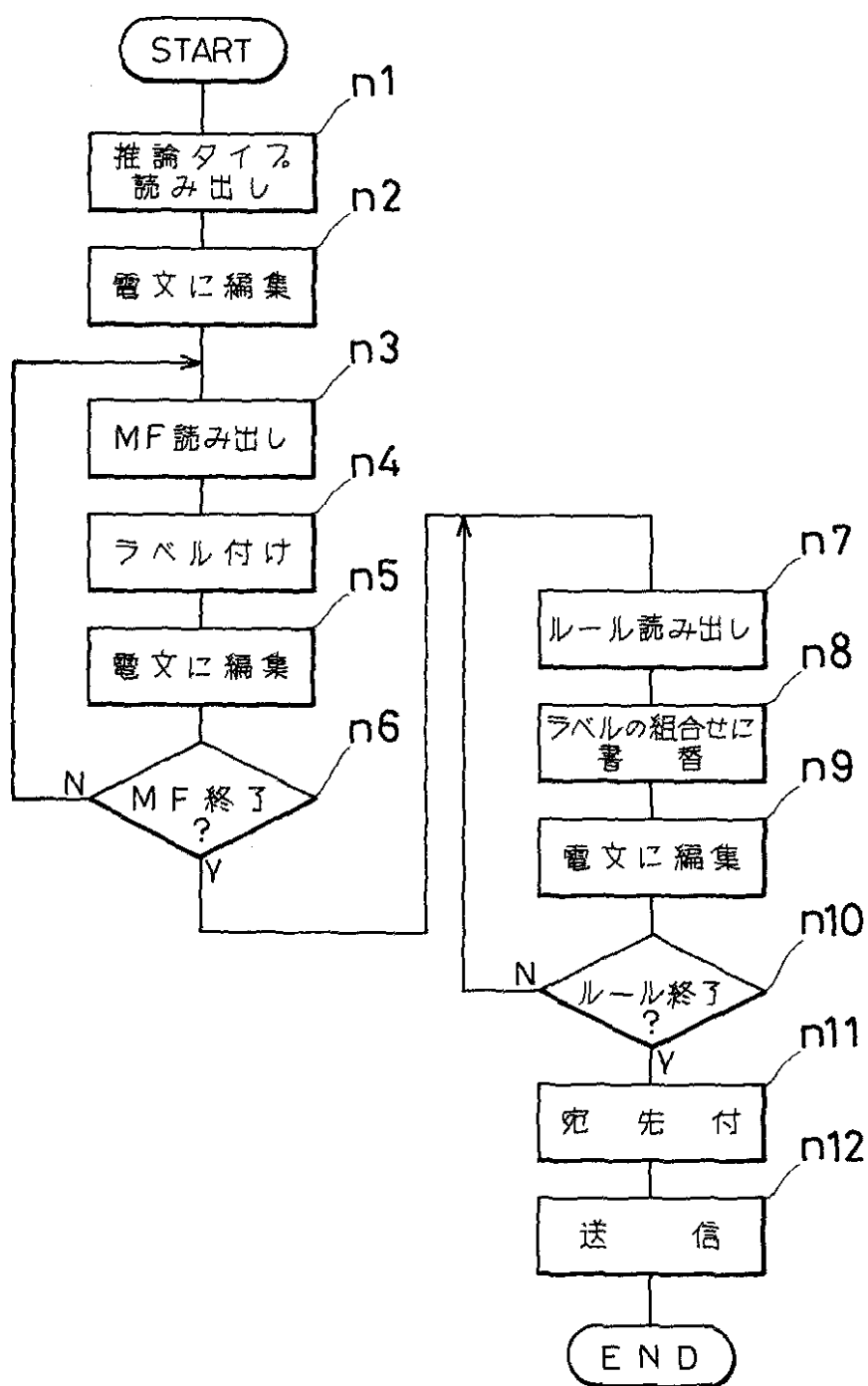
【第3図】



【第4図】



【第5図】



【第6図】

