デジタル論理セルの一般化とその自己組織セルへの適用について

黒木慶平，久野敦司

On the Generalization of Logic Cell and it's Application to a Self Organizing Cell

Kyouhei KUROKI, Atsushi HISANO

Abstract

Modern degital computer, especialy animal's brain is thought to be an assembly of many logic cells that have m input terminals and n out put terminals.

So the writers show that the cell mentioned above needs $n \cdot 2^m$ bits internal memories to perform all kinds of logic (or transformation).

And the writers show the conditions of regularity of a cell and that a two input terminals one out put terminal self organizing cell needs at least 152 bits internal memories.

1．はじめに

現在の電子計算機や動物の頭脳の働きを考えると，デジタル的には一般にm入力端子n出力端子をもち，かなりの内部状態をもつ論理細胞とも言えるシステムの有機的な集合体と見なされるし，特に動物の頭脳の場合はそれが線形的または非線形的にからみ合っているものと見なされる。

従ってこれらの問題を解明することは非常に困難である。しかしながら基本の基本とも言える次のような事柄がわかって来た。つまりm入力n出力の演算（または変換）セルを考えたとき，そのセルがすべての演算を行うことが出来るための内部記憶の大きさの限界，入出力の各要素の間の一般的な関係式，入力と出入の関係が正則であるための条件等である。

また終りには上記の理論を２入力１出力の自己組織素子に適用し，内部記憶容量の限界なども具体的数値が得られている。

2．デジタル論理セルの一般的記述

アルファベットが$\{0,1\}$の２値論理セルについて考える。今，図１のように入力端子数m，出力端子数nのものを考え，入力を$\vec{X}$，出力を$\vec{Y}$としそれぞれ次の式のような成分であるとする。

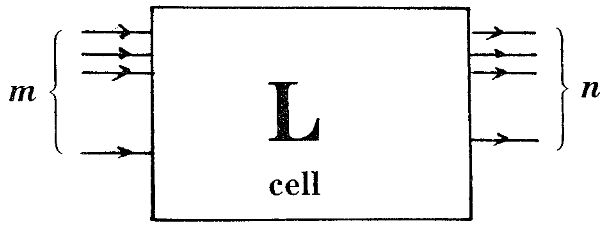

図 1

$$\vec{X} = (X_1,\ X_2,\ X_3,\ \cdots,\ X_m) \quad \cdots\cdots (1)$$

$$\vec{Y} = (Y_1,\ Y_2,\ Y_3,\ \cdots,\ Y_n) \quad \cdots\cdots (2)$$

2.1　例えば $m=2$, $n=2$ という特別な場合を考える。

M を内部記憶とするときベクトルの要素の段階で，次の主加法標準形の形での関係式が成り立つ。

$$Y_1 = M^1_{00}\,\overline{X}_1\cdot\overline{X}_2 + M^1_{01}\,\overline{X}_1\cdot X_2 + M^1_{10}\,X_1\cdot\overline{X}_2 + M^1_{11}\,X_1\cdot X_2 \quad \cdots\cdots (3)$$

$$Y_2 = M^2_{00}\,\overline{X}_1\cdot\overline{X}_2 + M^2_{01}\,\overline{X}_1\cdot X_2 + M^2_{10}\,X_1\cdot\overline{X}_2 + M^2_{11}\,X_1\cdot X_2 \quad \cdots\cdots (4)$$

(3), (4)式で表わされたパラメータ M^1_{00}, M^1_{01}, M^1_{10}, $\cdots$, M^2_{10}, M^2_{11} は添え字をつけて整理した内部記憶であり，これらの値値も2値{0, 1}のいずれかである。この場合，演算の種類の類はMの状態の組合せ方が 2^8 通り出来るので 2^8 通りある。

2.2　また入力端子数2，出力端子数1の基本的な論理セルについてやはり主加法標準形の形で次のように書ける。

$$Y = M_{00}\,\overline{X}_1\cdot\overline{X}_2 + M_{01}\,\overline{X}_1\cdot X_2 + M_{10}\,X_1\cdot\overline{X}_2 + M_{11}\,X_1\cdot X_2 \quad \cdots\cdots (5)$$

この式に対する論理回路は図2に，また動作を表わす表が表1に示されている。

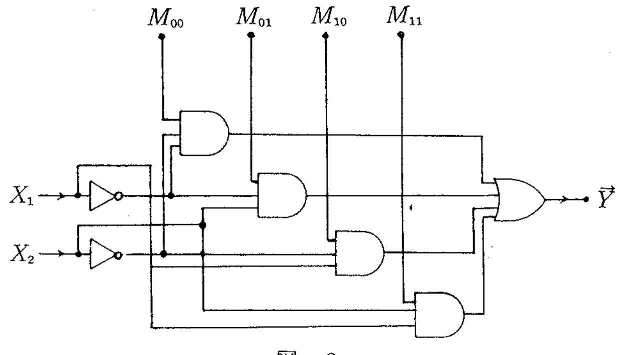

図 2

表　1

M_{00}	M_{01}	M_{10}	M_{11}	論　理　式
0	0	0	0	$Y=0$
0	0	0	1	$Y=X_1\cdot X$
0	0	1	0	$Y=X_1\cdot\overline{X}$
0	1	0	0	$Y=\overline{X}_1\cdot X$
1	0	0	0	$Y=\overline{X}_1\cdot\overline{X}$
1	0	0	1	$Y=\overline{X}_1\cdot\overline{X}+X_1\cdot X_2$
1	0	1	0	$Y=\overline{X}_2$
1	1	0	0	$Y=\overline{X}_1$
0	1	0	1	$Y=X_2$
0	1	1	0	$Y=\overline{X}_1\cdot X+X_1\cdot\overline{X}_2$
0	0	1	1	$Y=X_1$
0	1	1	1	$Y=X_1+\overline{X}_1\cdot X_2$
1	0	1	1	$Y=X_1+\overline{X}_1\cdot X_2$
1	1	0	1	$Y=\overline{X}_1+X_1\cdot X_2$
1	1	1	0	$Y=\overline{X}_1+X_1\cdot\overline{X}_2$
1	1	1	1	$Y=1$

以上述べたことより帰納すると(1), (2)式で表わされるようなm入力n出力の変換の論理セルでは，演算の種類を$A(m,n)$とおけば内部記憶の数が $n\cdot 2^m$ ビット必要なことがわかるから，

$$A(m,n)=2^{n\cdot 2^m} \quad \cdots\cdots (6)$$

また$A(m,n)$がわかっているとすれば，

$$\log_2 A(m,n)=n\cdot 2^m \quad \cdots\cdots (6)'$$

となり，必要な内部の記憶容量が求まる。またベクトルの成分についても帰納的に次のようになることが容易にわかる。

$$Y_j=\bigcup_{(\sigma_1,\sigma_2,\sigma_3,\cdots,\sigma_m)}\left\{M^j_{(\sigma_1,\sigma_2,\sigma_3,\cdots,\sigma_m)}\cdot\bigcap_{i=1}^{m}(\sigma_i\cdot X_i+\overline{\sigma_i}\cdot\overline{X}_i)\right\} \quad \cdots\cdots (7)$$

ここで

$\bigcup_{k=1}^{n}x_k=x_1+x_2+x_3+\cdots\cdots+x_n$　　但し＋は論理和

$\bigcap_{k=1}^{n}x_k=x_1\cdot x_2\cdot x_3\cdot\cdots\cdot x_n$　　但し・は論理積

である。

2.3　このようなセルが動物の脳のように非常に多数集まった場合，1つのセルを情報が通過するとき，その1つのセルで少しでも情報が失われるかどうかが重要な問題になって来るので，例えば2入力1出力端子

のセルの正則性について考えてみる。(3), (4)式からわかるように，1例としては次のようになる。

入力 $(X_1, X_2) = (0, 0)$ で出力 $(Y_1, Y_2) = (M^1_{00}, M^2_{00})$

入力 $(X_1, X_2) = (0, 1)$ で出力 $(Y_1, Y_2) = (M^1_{01}, M^2_{01})$

入力 $(X_1, X_2) = (1, 0)$ で出力 $(Y_1, Y_2) = (M^1_{10}, M^2_{10})$

入力 $(X_1, X_2) = (1, 1)$ で出力 $(Y_1, Y_2) = (M^1_{11}, M^2_{11})$

したがって $(M^1_{00}, M^2_{00}), (M^1_{01}, M^2_{01}), (M^1_{10}, M^2_{10}), (M^1_{11}, M^2_{11})$ がすべて互に異なることが，情報量の失われない条件である。

3．2の結果の2入力1出力端子学習セルへの適用

2入力1出力端子の学習セルに対して以上に述べた事柄を適用してみる。

3.1　2入力1出力端子の学習セル，例えば図3のような学習セルについての一般的な入出力の関係はセルの内部状態を考え，かつその動作が逐次的であるとすれば次の2つの式つまり入出力方程式，状態遷移方程式で与えられる。

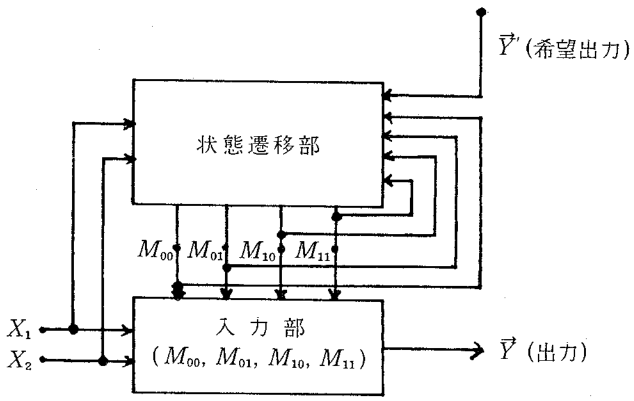

図　3

入出力方程式

$$Y(t) = M_{00}(t)\overline{X}_1(t)\cdot\overline{X}_2(t) + M_{01}(t)\overline{X}_1(t)\cdot X_2(t) + M_{10}(t)X_1(t)\cdot\overline{X}_2(t) + M_{11}(t)X_1(t)\cdot X_2(t) \quad \cdots (8)$$

内部状態遷移方程式

$$\left\{\begin{array}{l} M_{00}(t+1) = Q_{00}(M_{00}(t), M_{01}(t), M_{10}(t), M_{11}(t), X_1(t), X_2(t), Y'(t)) \\ \vdots \\ M_{11}(t+1) = Q_{11}(M_{00}(t), M_{01}(t), M_{10}(t), M_{11}(t), X_1(t), X_2(t), Y'(t)) \end{array}\right. \quad \cdots\cdots\cdots\cdots (9)$$

ここで Q_{00}, Q_{01}, Q_{10}, Q_{11} は，時間 t のときの状態から，そのあとの状態 $M(t+1)$ を得る，ある関数である。

3. 2　次に図 3 に示す素子について，このセルが外部から要求される任意の演算セルに変えるための最小限の状態遷移部の記憶容量を求める。図より状態遷移部の入力は全部で 7 ビット，出力は 4 ビットであるから(6)′式より $n=4$, $m=7$ とおいて，必要とする記憶容量は $4\cdot2^7$ ビット，すなわち 512 ビットあれば例えば図 3 のような学習セルは任意の演算を行うことが可能である。

4. お わ り に

本研究は海上保安大学校本科第 24 回生·久野が卒業後考えた成果を在学時代の関係もあり黒木がまとめたものである。

また動物の脳の自己組織システムは本質的に非線形でその動作も逐次的でなくランダムなものと考えられその解明は非常に困難であるが，この研究はその問題に少しばかりかじりついた感じがする。しかしながら動物が数億年にわたる進化と改良の結果出来上った人類の頭脳のような主体性と柔軟な学習能力を持ったシステムは電子回路的に出来るはずだが，人類の能力で果して出来るだろうかかやってみなければわからない。