

⑫ 特許公報(B2)

平5-46591

⑤ Int. Cl.<sup>5</sup>  
G 06 F 15/70

識別記号  
3 4 0

庁内整理番号  
9071-5L

⑭⑮公告 平成5年(1993)7月14日

発明の数 1 (全5頁)

⑭ 発明の名称 輪郭追跡装置

⑰ 特 願 昭59-162264

⑲ 公 開 昭61-40684

⑱ 出 願 昭59(1984)7月31日

⑳ 昭61(1986)2月26日

⑳ 発 明 者	坂	和	彦	京都府京都市右京区花園土堂町10番地	立石電機株式会社 内	
㉑ 発 明 者	久	野	敦	司	京都府京都市右京区花園土堂町10番地	立石電機株式会社 内
㉒ 発 明 者	加	藤	充	孝	京都府京都市右京区花園土堂町10番地	立石電機株式会社 内
㉓ 発 明 者	政	木	俊	道	京都府京都市右京区花園土堂町10番地	立石電機株式会社 内
㉔ 発 明 者	中	塚	信	雄	京都府京都市右京区花園土堂町10番地	立石電機株式会社 内
㉕ 出 願 人	オムロン株式会社			京都府京都市右京区花園土堂町10番地		
㉖ 代 理 人	弁理士 鈴木 由 亮					
審 査 官	吉 見 信 明					

1

2

⑰ 特許請求の範囲

1 画像入力を白黒2値化して入力パターンを求め、入力パターンより縦横所定画素の部分パターンをビデオ・レートで順次切り出す手段と、部分パターンを基準パターンと比較照合する手段と、比較照合結果に基づき部分パターン中の所定画素のアドレスを輪郭追跡の開始点候補のアドレスとして格納する手段と、前記開始点候補アドレスに基づき前記入力パターンの輪郭線を追跡する手段とを具備して成る輪郭追跡装置。

発明の詳細な説明

<発明の技術分野>

本発明は、文字、図形等の画像入力を白黒2値化して入力パターンを求め、この入力パターンにつき辞書等の照合処理を実行して、未知文字等を認識する技術に関連し、殊に本発明は、前記照合処理に先立ち、入力パターンの輪郭線を高速度で追跡する新規輪郭追跡装置を提供するものである。

<発明の背景>

従来この種輪郭追跡処理は、第8図に示す如く、入力パターンが格納された画像メモリ30を  
5 図中矢印aで示す方向へ走査して、所定条件を満たす点を追跡開始点S1として検出した後、この開始点S1より入力パターンの輪郭線追跡(図中、矢印bで示す)を実行するものである。この場合、第1番目の輪郭線につき追跡処理が終了すると、更に前記の走査を再開して、つぎの追跡開始点S2を検出し、同様の輪郭線追跡処理を実行する。そして全ての輪郭線につき追跡処理が終了して、追跡開始点を発見できなかつたとき、輪郭線追跡の全処理を完了させる(第9図のフローチャート参照)。  
10 従つて上記従来方式によれば、入力パターンに不特定多数の輪郭線が含まれるような場合、全ての輪郭線にかかる追跡開始点を検出するのに画像メモリ30の端から端までのアクセスする必要がある。これがため、輪郭線追跡処理における追跡

3

開始点の検出処理時間が著しく大きくなり、これが輪郭線追跡の処理効率、ひいてはパターン認識の処理効率を低下させる要因となっている。

#### <発明の目的>

本発明は、入力パターンの輪郭線追跡に際し、追跡開始点の検出を高速化し得る新規装置を提供し、もつて輪郭追跡処理時間の短縮、更にはパターン認識処理効率の向上をはかることを目的とする。

#### <発明の構成および効果>

上記目的を達成するため、本発明では、文字、図形等の画像入力を白黒2値化して入力パターンを求め、この入力パターンより縦横所定画素の部分パターンをビデオ・レートで順次切り出して、この部分パターンを予め設定された基準パターンと比較照合し、この両者が一致するとき、部分パターン中の所定画素のアドレスを輪郭追跡の開始点候補のアドレスとしてメモリへ格納しておき、然る後前記開始点候補アドレスを読み出し、これに基づいて入力パターンの輪郭線追跡を実施するようにした。

本発明によれば、画像入力と同時に輪郭線追跡の開始点候補をビデオ・レートで高速検出できる。従つて従来例のように、追跡開始点を検出するのに画像メモリを走査する必要がなく、而も検出した前記開始点候補に基づき直ちに輪郭線追跡が可能であるから、輪郭線追跡の処理時間を大幅に短縮でき、パターン認識処理の効率を向上し得る等、発明目的を達成した顕著な効果を奏する。

#### <実施例の説明>

第1図は本発明にかかる輪郭追跡装置の全体回路構成を示す。図中テレビカメラ1は、文字、図形等を光学的に読み取つて画像入力信号を得るためのものであり、例えば2次元CCDセンサ等を用いて構成される。2値化回路2は画像入力信号を所定のしきい値に基づき2値化し、例えば縦横各256ビットの白黒両画素より成る入力パターンを得る。第2図はこの2値化回路2に使用される浮動型しきい値回路を示し、その2値化出力は、白画素データ「0」または黒画素データ「1」のいずれか値をもつ1ビットの信号となる。部分パターン切出部3は、前記入力パターンより縦横所定画素の部分パターンをビデオ・レートで順次切り出すための回路である。本実施例の場合、第3

4

図および第4図に示す如く、夫々256ビットのシフトレジスタ4、5、6の3段直列に接続したものをを用い、各シフトレジスタ4、5、6の最初の3ビットの画素データ(N<sub>1</sub>, N<sub>2</sub>, N<sub>3</sub>)(N<sub>0</sub>, N<sub>8</sub>, N<sub>4</sub>)(N<sub>7</sub>, N<sub>6</sub>, N<sub>5</sub>)を切り出して、縦横各3画素の部分パターンを得ている。尚3段目シフトレジスタ6より繰り出される2値化データは、入力パターン格納制御部7によつて画像メモリ8の所定アドレスへ次々に書き込まれ、これにより画像メモリ8には、入力パターンが2次的に格納される。

前記の部分パターンは比較照合部9に送られ、この比較照合部9にて、部分パターンと基準パターン設定部10に予め格納された基準パターンと比較照合される。第5図はこの基準パターンの一例を示すものであり、図示の基準パターンは前記第8図に示す走査方法で追跡開始点を検出する場合に、パターンの左肩に追跡開始点が位置することを想定して基準設定してある。同図中、「1」は黒画素データ、「0」は白画素データを示し、また×印は黒白いずれのデータでもよいことを示している。

前記比較照合部9において、部分パターンと基準パターンとの一致が認められたとき、つぎのアドレス格納制御部11は、部分パターンの中心画素データN<sub>3</sub>が格納される画像メモリ8のアドレスを輪郭線追跡開始点の候補アドレスとしてメモリ12へ格納する。上記候補アドレスは、前記第8図に示すI座標およびJ座標で指定されるアドレスであり、このアドレスは比較照合部9でパターンの一致が認められる毎に、第6図に示すメモリ12のデータ設定エリアm<sub>1</sub>, m<sub>2</sub>, …に次々に書き込まれる。尚第6図中、エリアm<sub>0</sub>追跡開始点候補の総数が設定される領域であり、その内容は全体制御部13によりクリアされ、アドレス格納制御部11によりカウントアップされる。

輪郭線追跡部14は、前記追跡開始点候補アドレスに基づき画像メモリ8に格納された入力パターンの各輪郭線追跡を実行する部分であり、その具体的処理方法は第7図のフローチャートに示すとおりである。

尚第1図中、全体制御部13は、上記回路各部の動作を一連に制御して、パターンの切出し、照合、メモリ12に対するアドレス等のデータの読

み書き、更には輪郭追跡等の各処理を実行する。

然して第7図のフローチャートにおいて、まず全体制御部13内の候補処理カウンタがクリアされ、ついで同じ全体制御部13内の候補アドレス取出しポインタがメモリ12の第1番目エリアm<sub>1</sub>にセットされる(ステップ21、22)。つぎにステップ23において全ての候補につき処理が行なわれたか否かが判定される。この判定は、前記候補処理カウンタの内容がメモリエリアm<sub>0</sub>にセット済の追跡開始点候補総数に一致するか否かにより行なわれ、“NO”の判定でステップ24へ進み、メモリエリアm<sub>1</sub>より第1番目の候補アドレスが読み出される。そしてつぎのステップ24において、そのアドレスに対応する画像メモリ8の画素が追跡処理済であるか否かが判定され、“NO”の判定でステップ26へ進み、その画素を追跡開始点として輪郭絶追跡処理が実行される。

ところで本実施例においては、画像メモリ8の各画素には2ビット以上のデータ領域が設けてあり、これにより輪郭線追跡の有無をフラグ設定若しくはデータ変換(例えばデータ「1」を「2」に変換する等)の形式で書き込めるよう構成してある。従つて前記のステップ25の判定は、候補アドレスに対応する画素のデータ内容を判読することにより、容易に行ない得る。

かくしてステップ26の処理において、輪郭線追跡が実行される毎に各輪郭黒画素のデータ内容を例えば黒画素データ「1」より追跡済黒画素データ「2」へ変換する。そして第1番目の輪郭線につきかかる追跡処理が終了したとき、つぎのステップ27で候補処理カウンタに1加算し、更にステップ28で候補アドレス取出しポインタをメモリ12の第2番目エリアm<sub>2</sub>にセットした後、前記の

ステップ23へ戻る。

以下ステップ24で第2番目以降の候補アドレスをメモリ12より順次読み出し、ステップ25でそのアドレスに対応する画像メモリ8の画素が追跡処理済か否かを判定しつつ、ステップ26の輪郭線追跡若しくはステップ26のスキップ(ステップ25が“YES”のとき)を実施し、最後にステップ23の「全候補処理済か?」の判定が“YES”となつたとき、輪郭線追跡処理を終了する。

10 尚上記の実施例は、輪郭線の二重追跡防止方式として追跡済にかかる画像メモリ8の画素データを変換する方式を採用しているが、本発明はこれに限らず、追跡済の画像メモリ8のアドレスにつきその都度メモリ12に登録済のアドレスと一致するか否かを判定して、候補アドレスを無効化する等、その他の方式を採用することも可能である。

図面の簡単な説明

第1図は本発明にかかる輪郭追跡装置のブロック図、第2図は2値化回路の一例を示す電気回路図、第3図は部分パターン切出部の構成例を示すブロック図、第4図は部分パターンの構成例を示す説明図、第5図は基準パターンを示す説明図、第6図は候補アドレスを格納するメモリのフォーマットを示す説明図、第7図は輪郭線追跡処理を示すフローチャート、第8図は従来の輪郭線追跡方法を示す説明図、第9図は従来の輪郭線追跡の手順を示すフローチャートである。

1……テレビカメラ、2……2値化回路、3……部分パターン切出部、8……画像メモリ、9……比較照合部、11……アドレス格納制御部、12……候補アドレス格納メモリ、14……輪郭線追跡部。

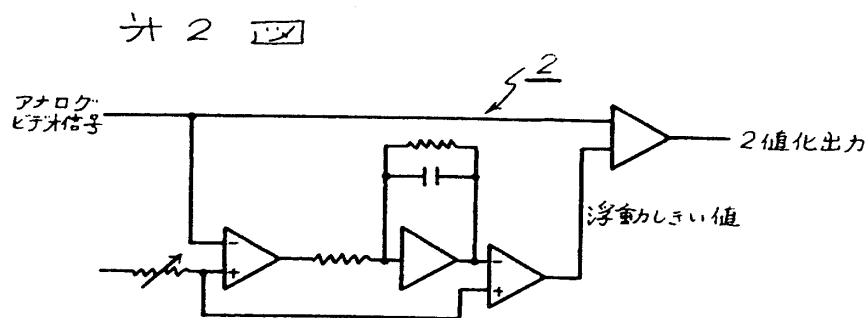


図1

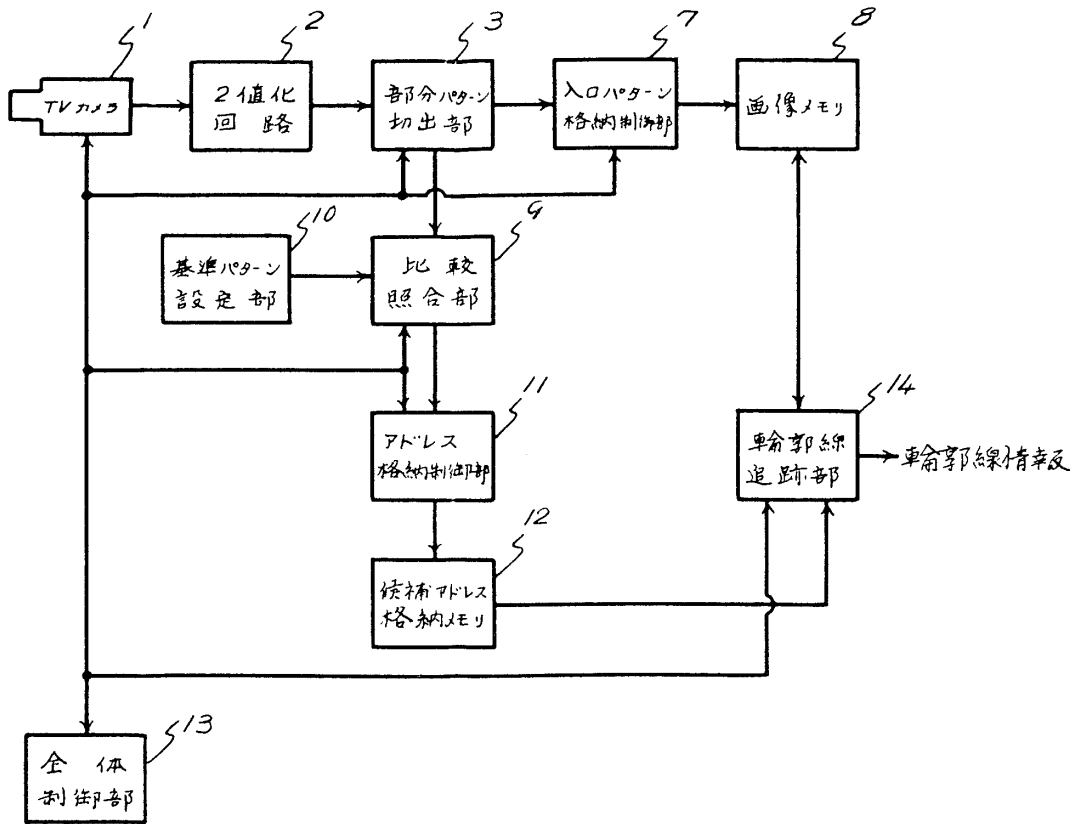


図3

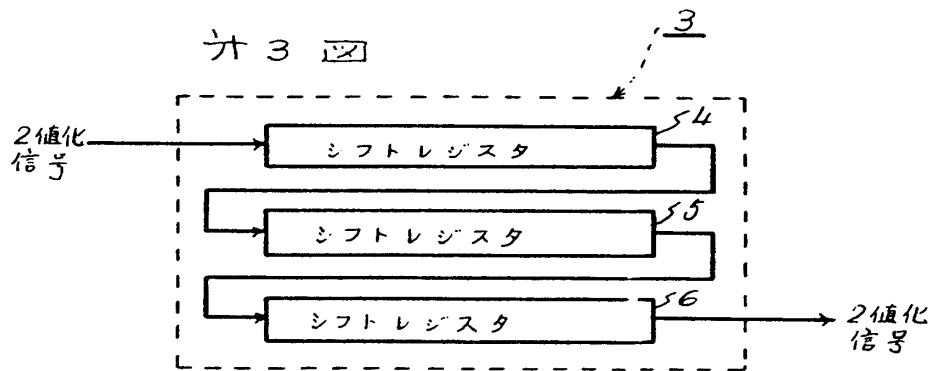


図4

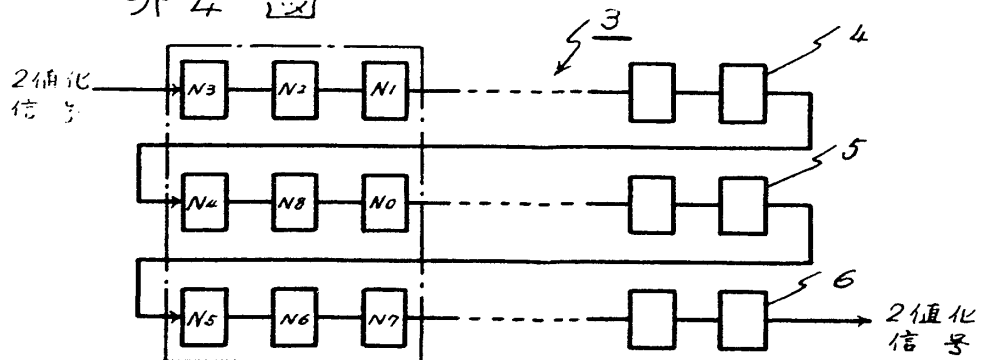


図 5

X	0	X
0	1	1
X	1	1

図 6

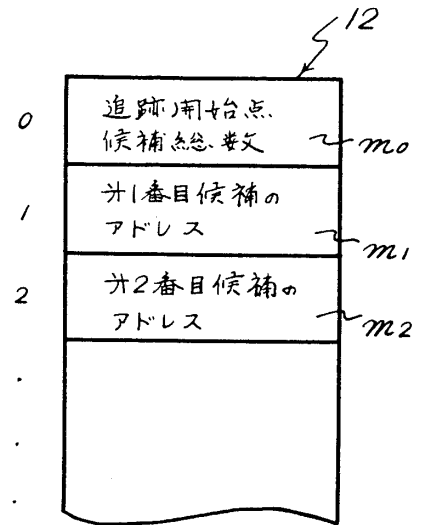


図 7

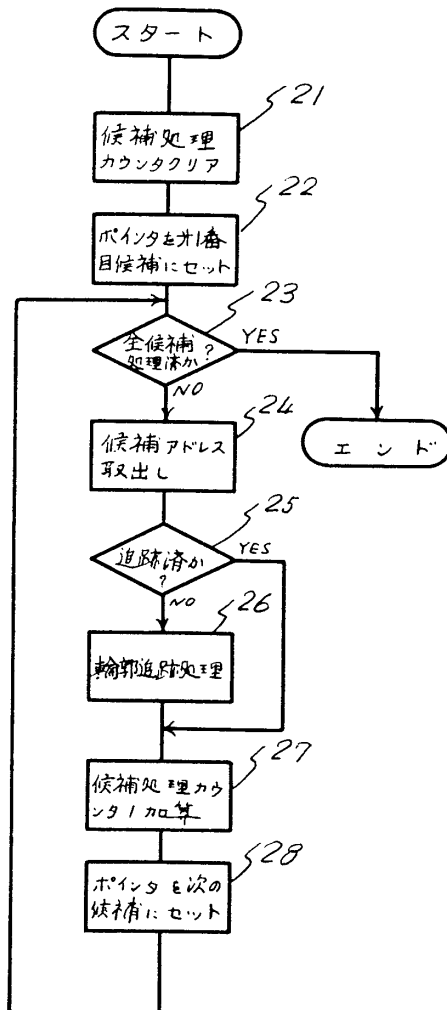


図 8

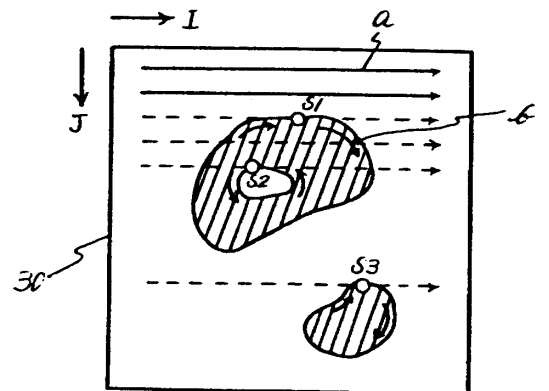


図 9

